

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-98176

(43)公開日 平成8年(1996)4月12日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N 7/30				
G 0 6 T 9/00				
H 0 3 M 7/30	A	9382-5K		
			H 0 4 N 7/ 133	Z
			G 0 6 F 15/ 66	3 3 0 H
審査請求 未請求 請求項の数5 O L (全 18 頁) 最終頁に続く				

(21)出願番号 特願平6-233094

(22)出願日 平成6年(1994)9月28日

(71)出願人 591128453

株式会社メガチップス

大阪府吹田市江坂町1丁目12番38号 江坂
ソリトンビル

(72)発明者 鶴飼 幸弘

大阪府吹田市江坂町1丁目12番38号 江坂
ソリトンビル 株式会社メガチップス内

(72)発明者 土谷 隆

大阪府吹田市江坂町1丁目12番38号 江坂
ソリトンビル 株式会社メガチップス内

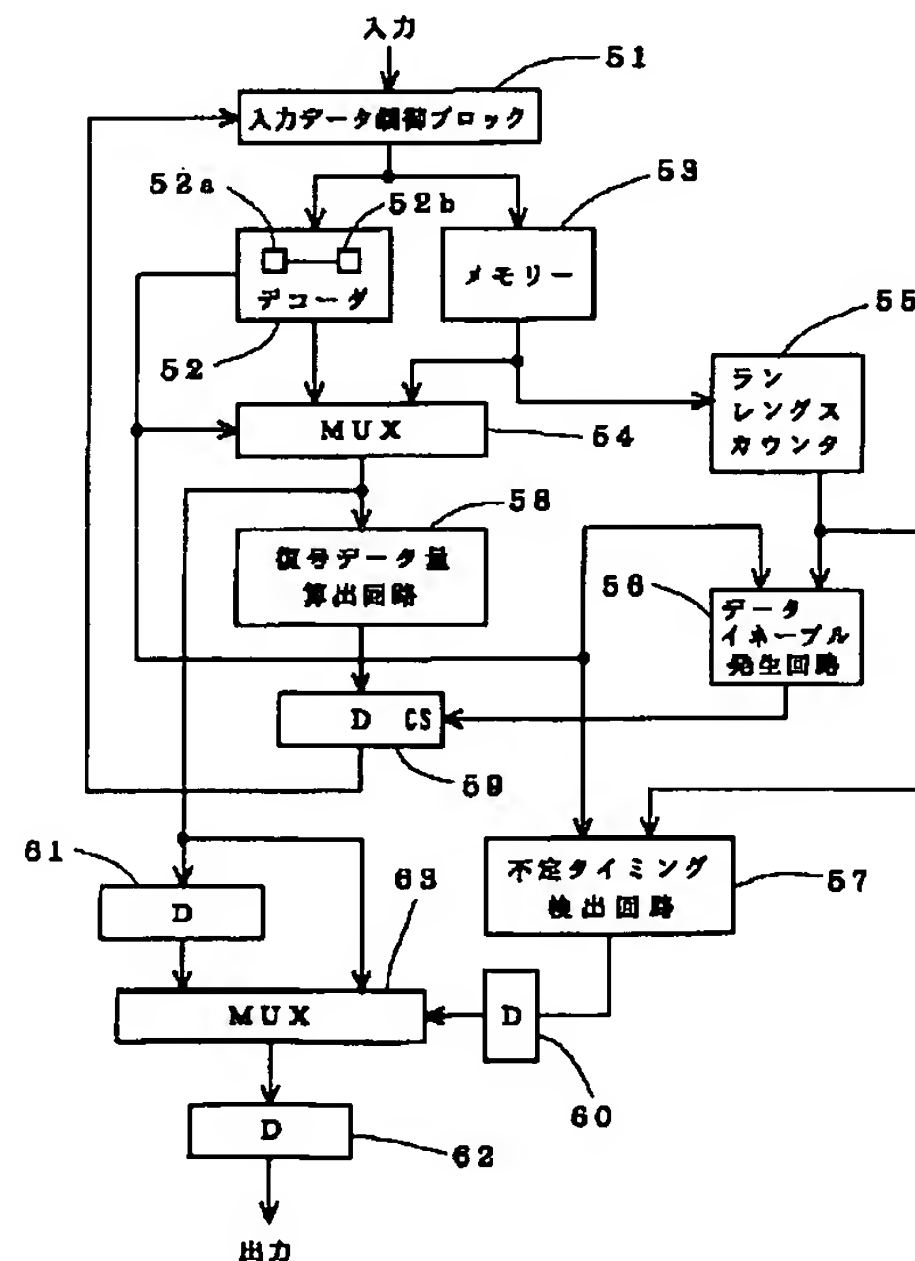
(74)代理人 弁理士 吉田 茂明 (外2名)

(54)【発明の名称】 画像圧縮伸張装置

(57)【要約】

【目的】 複合処理速度を上げる。

【構成】 可変長符号のデコーダ52、53において、復号されるデータが単一の時と2個以上の時で処理方法を変える事により、ハード量の増加を極力おさえながら処理速度を上げる。処理速度の遅い大規模デコーダ53で処理すると、初回サイクルで不定データが発生するが、遅延装置61で不定データを含むデータ列を遅らせ、大規模デコーダ53からの遅延しないデータを不定データに変えて埋め込むことで不定部分の補償を行い、相対的な処理の遅れを防止する。



【特許請求の範囲】

【請求項 1】 映像信号を圧縮する圧縮部と、該圧縮部で圧縮された可変長符号のデータの複合伸張を行う伸張部とを備え、

前記伸張部は、

圧縮された単一のデータを復号する小規模デコーダと、前記小規模デコーダの略半分の処理速度特性を有し圧縮された 2 個以上のデータを復号する大規模デコーダと、前記小規模デコーダおよび前記大規模デコーダへ同時に前記圧縮された単一または二個以上のデータを与える入

力データ制御手段と、前記小規模デコーダからの出力データと大規模デコーダからの出力データとを切り替えて出力する第 1 の切り替え手段と、

前記第 1 の切り替え手段からの出力データを単位時間だけ遅延させて出力する遅延手段と、

所定のタイミング信号に基づいて前記第 1 の切り替え手段からの出力データと前記遅延手段からの出力データとを切り替えて出力する第 2 の切り替え手段と、

前記第 2 の切り替え手段を前記遅延手段からの出力データから前記第 1 の切り替え手段からの出力データに切り替えるための前記所定のタイミング信号を生成するタイミング制御手段とを備え、

前記小規模デコーダは、受けたデータが単一のデータか 2 個以上のデータかを判定する判定手段を有し、

前記タイミング制御手段は、

前記小規模デコーダの前記判定手段での判定信号に基づいて、前記第 1 の切り替え手段が前記小規模デコーダからの出力データから前記大規模デコーダからの出力データに切り替わった際に生じる不定データを検出する不定

タイミング検出手段と、前記不定タイミング検出手段からの信号に基づいて前記所定のタイミング信号を前記第 2 の切り替え手段へ出力するタイミング信号出力手段とを備える画像圧縮伸張装置。

【請求項 2】 映像信号を直交変換して非可逆に圧縮する圧縮部と、

前記圧縮部で圧縮されたデータの複合伸張を行って出力する伸張部と、

前記伸張部からの出力データの少なくとも一部について所定の平滑処理を行って出力するフィルタ部と、

前記伸張部からの出力データと前記フィルタ部からの出力データとを所定のタイミング信号に基づいて切り替える出力切替部と、

前記出力切替部を切り替え制御する切替制御部とを備え、

前記切替制御部は、

前記伸張部内の所定の周波数空間のデータ構成を基に定められたスレッシュホールドにより前記伸張部からの出力データのブロック歪を予測するブロック歪予測手段

と、

前記ブロック歪予測手段での予測結果に基づいてブロック歪が予測されるときにのみ前記出力切替部を前記フィルタ部からの出力データから前記伸張部からの出力データに切り替えるための前記所定のタイミング信号を発生するタイミング信号発生手段とを備える画像圧縮伸張装置。

【請求項 3】 前記切替制御部の前記ブロック歪予測手段は、所定の 2 次元変換によって周波数空間に変換されたデータのうち、所定の低周波数域の成分以外が全て “0” か否かを判断する判断手段を含む、請求項 2 記載の画像圧縮伸張装置。

【請求項 4】 映像信号を圧縮する圧縮部と、該圧縮部で圧縮されたデータの複合伸張を行う伸張部とを備え、前記圧縮部および前記伸張部の少なくとも一方においてパイプラインで映像信号の所定の処理を行うものであって、

与えられた水平の同期信号および垂直の同期信号に基づいて各パイプラインが有効に動作するタイミングを検出し所定のイネーブル信号を出力するイネーブル手段と、前記イネーブル手段からの前記所定のイネーブル信号を受けたときのみ前記パイプライン内の信号処理を許可し、前記所定のイネーブル信号を受けないときに前記パイプライン内の信号処理を停止させる処理制御手段とを備える画像圧縮伸張装置。

【請求項 5】 映像信号を圧縮する圧縮部と、該圧縮部で圧縮されたデータの複合伸張を行う伸張部とを備え、前記圧縮部および前記伸張部の少なくとも一方においてパイプラインで映像信号の所定の処理を行うものであって、

与えられた水平の同期信号および垂直の同期信号に基づいて各パイプラインが有効に動作するタイミングを検出し所定のイネーブル信号を出力するイネーブル手段と、前記所定のイネーブル信号を信号処理のパイプラインの段数分だけ遅延させるイネーブル信号遅延手段と、前記イネーブル手段または前記イネーブル信号遅延手段からの各段に対応した前記所定のイネーブル信号を受けたときのみ前記パイプライン内の信号処理を許可し、前記所定のイネーブル信号を受けないときに前記パイプライン内の信号処理を停止させる処理制御手段とを備える画像圧縮伸張装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、映像信号の圧縮、および圧縮されたデータの伸張を行う画像圧縮伸張装置に関する。

【0002】

【従来の技術】

【従来のハフマンデコーダの例】 一般に、可変長符号は、符号化されたデータ長が可変長であり、必ずデータ

をシーケンシャルにしか復号できない手法である。つまり、復号するのに並列処理が困難なため、可変長符号のデコーダは高速化の実現が大きな問題となっている。可変長符号の手法で代表的なものとしてハフマン符号が挙げられる。ハフマン符号はデータの出現頻度に応じて可変長符号を割り当てるものである。特に画像データに対して用いられる場合には、同じデータが連続する可能性が高いため、その連続長（ランレングス）を符号化対象として、複数のデータを一度に符号化することが多い。

【0003】従来のランレングスを用いた高速化ハフマンデコーダの構成例を図7に示す。図7中の1は可変長データにおいて次に処理すべきデータを出力する入力データ制御ブロック、2はハフマン符号を復号するのに必要なデータが書き込まれている復号データテーブル（ルックアップテーブル）、3は復号データテーブル2の内容に基づいて復号データの量を算出し復号用のタイミング信号を発生する復号データ量算出ブロック、4は同じデータが連続する際の連続長（ランレングス）を検出するランレングスカウンタ、5および6は遅延回路（ディレイ）である。

【0004】ここで、復号データテーブル2は、ハフマンデータのデコードを高速化するために、連想メモリを用いた構成または通常のメモリ構成で次のようなデータ構成になっている。すなわち、可変長のデータに冗長のデータを持たせ、夫々に対応するアドレスには同じデータが書き込んである。例えば、最長8ビットのハフマンコードであれば、2ビットのハフマンコードに対して残りの6ビットの取り得るアドレス全てに同じ復号データが書き込んである。

【0005】これらのテーブル構成により、一度のテーブルルックアップで復号を可能にしている。

【0006】（従来のADCTの例）一般に、非可逆符号は、人間の感覚を利用して効率良くデータを量子化することで、高い圧縮率を得る圧縮手法である。この圧縮方法で良く使われる手法に直交変換がある。直交変換は信号の電力が集中するように空間軸を変換するものであるが、画像データに対しては、変換効率およびハード量の面で、空間一周波数空間変換の1手法である、2次元離散コサイン変換（以下2D-DCT）が用いられることが多い。

【0007】2D-DCTを用いた画像の代表的な圧縮方法としては適応型離散コサイン変換（ADCT）がある。これは、JPEGやMPEGと呼ばれる画像の圧縮に関する世界標準に採用されている圧縮手法である。しかしながら、本方式は圧縮率を上げて行くと、直交変換特有のブロック状の歪み（以下、ブロック歪と称す）が発生する。このブロック歪みは空や壁等の比較的ゆっくりとした変化の画像部分に目立ちやすく、視覚的に大きな画質劣化が感じられるものである。

【0008】図8に従来のブロック歪み対策を施したA

DCTの圧縮伸張フローを示す。図8中の11~15は符号化動作における装置を示すもので、11はラスタデータを2D-DCTに入力するための8×8のブロックデータに変換するラスタ／ブロック変換装置、12は空間一周波数空間変換を行なう2次元離散コサイン変換装置（2D-DCT装置）、13はDCTの結果を低い周波数から順番にジグザグ状にスキャンして1次元に並べ直して出力するジグザグ変換装置、14はスカラー量子化を行なう量子化装置、15はハフマン符号や算術符号等のエントロピー符号化装置である。また、図8中の16~21は上記符号化動作に係る各装置に対応して逆変換を行なうもので、16はエントロピー復号化装置、17は逆量子化装置、18は1次元データをジグザグ状に並べ直して2次元配列するジグザグ逆変換装置、19は周波数空間-空間変換を行なう2次元離散逆コサイン変換装置（2D-IDCT装置）、20は8×8のブロックデータをラスタデータに変換するブロック／ラスタ変換装置、21は復号画像のブロック歪みを軽減するために注入された画像ぼかし用の空間フィルタ装置である。

【0009】次に、従来の画像圧縮伸張装置の動作を説明する。符号化処理においては、まず、画像データはラスタ／ブロック変換装置11によりラスタデータから8×8のブロックデータに変換される。ブロックに変換されたデータは2D-DCT装置12により、空間一周波数空間に変換される。周波数空間に変換されたデータはジグザグ変換装置13により低い周波数順に並べ替えられ出力される。量子化装置14は人間の視覚特性を利用し、低い周波数のデータは小さく量子化し、高い周波数のデータ程大きく量子化する。この処理により画像品質の劣化を抑えながらデータの電力集中を増すことができ、圧縮率を上げることができる。エントロピー符号化装置15は、ハフマン符号等のエントロピー符号を用いてデータを圧縮する。

【0010】一方、復号化処理は、以上説明した逆の処理をすることで実現されるが、ブロック歪みを軽減するために、ラスタに変換された復号データに対して空間フィルタ装置21を通して出力する。

【0011】かかる従来の画像圧縮伸張装置において、ブロック歪み対策の手法としては、図8中の2D-DCTおよび2D-IDCTの処理において連続するブロックのデータを少しづつ重ね合わせて処理することにより、重ね合わせ部分において空間フィルタ周波数の非連続性を軽減する手法があった。

【0012】（従来の圧縮伸張装置およびその周辺装置の例）一般に、画像を生成するための映像信号は、垂直同期信号（以下、VSYNCと称す）および水平同期信号（以下、HSYNCと称す）の2種類の同期信号を基に構成されており、通常、垂直方向および水平方向のいずれにも無効データが存在する。例えば、NTSC信号には525本のライン数の内、有効なデータは約480

本である。また、水平方向は約80%が有効領域である。画像信号を圧縮する場合、できるだけ処理するデータ量を少なくして処理速度を上げるために、この有効データだけを対象に圧縮処理をすることが一般的である。従来の圧縮伸張装置における構成例を図9（第1の従来例）に示す。図9中の31はHSYNCおよびVSYNCを基にフレームバッファに有効画像データを入出力するタイミング信号を発生させるタイミング発生装置、32は有効画像データを一時バッファリングする6メガビット程度のフレームバッファ、33は画像データを圧縮伸張する圧縮伸張装置、34は圧縮データを保存する圧縮データ保存装置である。また、図9中の35、36a、36b、36cは圧縮伸張装置33の内部を構成する要素であって、35はパイプライン処理の遅延装置（ディレイ）、36a、36b、36cは各パイプラインの信号処理装置である。

【0013】次に処理手順を説明する。まず、圧縮モード時には、本装置に入力されたデジタル映像信号は、タイミング発生装置31およびフレームバッファ32により画像の有効部分のデータだけが取り込まれる。フレームバッファ32に取り込まれたデータのうち有効部分のデータだけを圧縮伸張装置33により逐次圧縮する。圧縮されたデータは圧縮データ保存装置34により蓄積される。一方、伸張モード時には、圧縮されたデータは装置34から圧縮伸張装置33に逐次取り込まれ伸張される。伸張されたデータはフレームバッファ32に一時保持され、HSYNC、VSYNCを基にタイミング発生装置31で作られた有効データのタイミングに合わせて出力される。

【0014】図10は別の方式による従来の圧縮伸張装置の構成例（第2の従来例）を示す。図10中41、42は図9に示した圧縮伸張装置33および圧縮データ保存装置34と夫々同様のものである。43はデータを一時的にバッファするFIFOメモリ、44はFIFOメモリ43からのデータを入出力するタイミングをHSYNCおよびVSYNCに対応して作成する入出力制御装置である。45はFIFOメモリ43を制御するFIFO制御装置である。

【0015】次に動作を説明する。圧縮時は入出力制御装置44により発生したタイミング信号に基づき、FIFOにデータを入力する。FIFO制御装置45はFIFOメモリ43がFULLまたはNULLにならないように圧縮伸張装置41のクロックを止める等の制御を行ないながらデータを圧縮する。伸張時は、まず、FIFOメモリ43がある程度一杯になるまでデータを復号し、圧縮伸張装置41のクロックを止める等の処理により、圧縮伸張装置41の処理を中断させる。入出力制御装置44からの信号に基づき、FIFOメモリ43からデータを出力させるか、FIFOメモリ43のデータがある程度少なくなった時点で、また圧縮伸張装置41を

動作させる。以上のように伸張時もFIFOメモリ43がFULL、NULLにならないようにFIFO制御装置45にて制御を行ないながら処理を行なう。

【0016】

【発明が解決しようとする課題】

（従来のハフマンデコーダの課題）通常、図7に示すような従来の高速のハフマンデコーダの構成では、テーブルとしてROM、RAMまたは連想メモリ等のメモリを使用している。これはハードウェアデコーダで全てのテーブルを作成すると、ハード量が大きくなり過ぎ、非現実的なものになるためである。

【0017】従来の構成では、このテーブルに使用しているメモリの読みだし速度が、他のブロックの処理速度に対して遅いため、復号データテーブル2の読みだし速度が可変長符号復号装置の処理速度を決める大きな要因になっている。

【0018】本発明は、上記課題に鑑み、復号データテーブルの処理速度を向上し、高速処理が可能な可変長符号の画像圧縮伸張装置を得ることを目的とする。

【0019】（従来のADCTの課題）図8に示した従来のADCTでは、前記した通り、空間フィルタ装置21を復号出力に挿入するまたは2DDCT装置12および2DDICT装置19において隣り合うブロックのデータを少しオーバーラップさせて処理することで、ブロック歪みを軽減させている。

【0020】しかしながら、空間フィルタ装置21を用いる方法では、全ての画像に対してフィルタリングを行なうため、ブロック歪みがあまり目立たない細かい画像の部分までぼけてしまい、全体的な画像の品質を上げることはできない。そして、データを重ね合わせてDCT処理を行なう方法では、処理するデータ量が多くなるため映像信号を実時間で処理することは非常に困難である。

【0021】本発明は、上記課題に鑑み、圧縮率を上げても視覚的に問題にならないレベルに復号画像を改善でき、かつ短時間で処理可能な復号装置を得ることをも目的とする。

【0022】（従来の圧縮伸張装置の課題）従来（第1の従来例および第2の従来例）の映像信号を扱う圧縮伸張装置は、映像信号の有効データ期間だけを扱うことができるように、図9に示したフレームバッファ32または図10に示したFIFOメモリ43の入出力タイミングを制御することにより映像信号の入出力タイミングを緩衝している。

【0023】しかしながら、図9（第1の従来例）に示したフレームバッファ32は、メモリとして1枚の画像を格納しようとする大容量（6メガビット程度）を必要とする。また、入力と出力を非同期で実行しなければならないので、通常はデジタル映像信号の入出力をデュアルポートで行っている（例えばVRAMを使用）。こ

れらのことから、比較的高価なものとなってしまう、圧縮伸張装置を構成する上でかなりのコスト比率を占めるものである。

【0024】また、図10（第2の従来例）に示したFIFOメモリ43を制御してデータの入出力タイミングを緩衝する場合、FIFOメモリ43が一杯（FULL）になったか否かを検出し、一杯になったら圧縮伸張装置41の処理を停止させていた。また、FIFOメモリ43が空状態（NULL）になったか否かを検出し、空状態になったら圧縮伸張装置41の処理を急かしていた。このように、FIFOメモリ43がFULLまたはNULLにならないようにFIFO制御装置45で制御する必要があり、相当複雑な制御になってしまう。その上、伸張するデータを途中で切り替えようとした場合、FIFOメモリ43の状態によって圧縮データ保存装置34への保存のための切り替えタイミングを、前記したFIFO制御装置45の制御に対して同期をとらなければならないため、圧縮伸張装置41の処理について非常に細かく複雑な制御が必要になって来る。

【0025】本発明は、上記課題に鑑み、フレームバッファおよびFIFOを用いずに映像信号を入出力可能とする画像圧縮伸張装置を得ることをも目的とする。

【0026】

【課題を解決するための手段】本発明の請求項1に係る課題解決手段は、映像信号を圧縮する圧縮部と、該圧縮部で圧縮された可変長符号のデータの複合伸張を行う伸張部とを備え、前記伸張部は、圧縮された単一のデータを復号する小規模デコーダと、前記小規模デコーダの略半分の処理速度特性を有し圧縮された2個以上のデータを復号する大規模デコーダと、前記小規模デコーダおよび前記大規模デコーダへ同時に前記圧縮された単一または二個以上のデータを与える入力データ制御手段と、前記小規模デコーダからの出力データと大規模デコーダからの出力データとを切り替えて出力する第1の切り替え手段と、前記第1の切り替え手段からの出力データを単位時間だけ遅延させて出力する遅延手段と、所定のタイミング信号に基づいて前記第1の切り替え手段からの出力データと前記遅延手段からの出力データとを切り替えて出力する第2の切り替え手段と、前記第2の切り替え手段を前記遅延手段からの出力データから前記第1の切り替え手段からの出力データに切り替えるための前記所定のタイミング信号を生成するタイミング制御手段とを備える。

【0027】そして、前記小規模デコーダは、受けたデータが単一のデータか2個以上のデータかを判定する判定手段を有し、前記タイミング制御手段は、前記小規模デコーダの前記判定手段での判定信号に基づいて、前記第1の切り替え手段が前記小規模デコーダからの出力データから前記大規模デコーダからの出力データに切り替わった際に生じる不定データを検出する不定タイミング

検出手段と、前記不定タイミング検出手段からの信号に基づいて前記所定のタイミング信号を前記第2の切り替え手段へ出力するタイミング信号出力手段とを備える。

【0028】本発明の請求項2に係る課題解決手段は、映像信号を直交変換して非可逆に圧縮する圧縮部と、前記圧縮部で圧縮されたデータの複合伸張を行って出力する伸張部と、前記伸張部からの出力データの少なくとも一部について所定の平滑処理を行って出力するフィルタ部と、前記伸張部からの出力データと前記フィルタ部からの出力データとを所定のタイミング信号に基づいて切り替える出力切替部と、前記出力切替部を切り替え制御する切替制御部とを備える。

【0029】そして、前記切替制御部は、前記伸張部内の所定の周波数空間のデータ構成を基に定められたスレッシュホールドにより前記伸張部からの出力データのブロック歪を予測するブロック歪予測手段と、前記ブロック歪予測手段での予測結果に基づいてブロック歪が予測されるときにのみ前記出力切替部を前記フィルタ部からの出力データから前記伸張部からの出力データに切り替えるための前記所定のタイミング信号を発生するタイミング信号発生手段とを備える。

【0030】本発明の請求項3に係る課題解決手段は、前記切替制御部の前記ブロック歪予測手段は、所定の2次元変換によって周波数空間に変換されたデータのうち、所定の低周波数域の成分以外が全て“0”か否かを判断する判断手段を含む。

【0031】本発明の請求項4に係る課題解決手段は、映像信号を圧縮する圧縮部と、該圧縮部で圧縮されたデータの複合伸張を行う伸張部とを備え、前記圧縮部および前記伸張部の少なくとも一方においてパイプラインで映像信号の所定の処理を行うものであって、与えられた水平の同期信号および垂直の同期信号に基づいて各パイプラインが有効に動作するタイミングを検出し所定のイネーブル信号を出力するイネーブル手段と、前記イネーブル手段からの前記所定のイネーブル信号を受けたときのみ前記パイプライン内の信号処理を許可し、前記所定のイネーブル信号を受けないときに前記パイプライン内の信号処理を停止させる処理制御手段とを備える。

【0032】本発明の請求項5に係る課題解決手段は、映像信号を圧縮する圧縮部と、該圧縮部で圧縮されたデータの複合伸張を行う伸張部とを備え、前記圧縮部および前記伸張部の少なくとも一方においてパイプラインで映像信号の所定の処理を行うものであって、与えられた水平の同期信号および垂直の同期信号に基づいて各パイプラインが有効に動作するタイミングを検出し所定のイネーブル信号を出力するイネーブル手段と、前記所定のイネーブル信号を信号処理のパイプラインの段数分だけ遅延させるイネーブル信号遅延手段と、前記イネーブル手段または前記イネーブル信号遅延手段からの各段に対応した前記所定のイネーブル信号を受けたときのみ前記

パイプライン内の信号処理を許可し、前記所定のイネーブル信号を受けないときに前記パイプライン内の信号処理を停止させる処理制御手段とを備える。

【0033】

【作用】本発明請求項1に係る画像圧縮伸張装置では、復号されるデータが単一のときは処理速度が早い小規模デコーダによりデータをデコードし、高速にデータを出力する。一方、復号されるデータが2個以上のときは、大規模デコーダによりデータをデコードする。この際、処理速度が比較的遅い大規模デコーダに関しては、小規模デコーダの半分のスピードでデータを出力するが、不定タイミングを検出した際に所定のタイミング信号を第2の切り替え手段へ出力し、遅延手段にて遅延された不定のタイミングに第1の切り替え手段からの遅延されない出力データを埋め込むことで、最終的に出力されるデータ列を補償し、大規模デコーダの処理速度の遅さから生じるデータの損傷を防止する。このことにより、相対的に画像圧縮伸張装置全体の処理速度を上げることができる。したがって、従来の可変長符号の画像圧縮伸張装置に比べて飛躍的な高速化を実現できる。

【0034】本発明請求項2に係る画像圧縮伸張装置では、細かい画像の部分はフィルタリング処理を行わずにそのままの画質を保持し、ブロック歪みが出る可能性の高い画像部分だけに対してフィルタリング処理を行なうので、処理速度の大幅な向上を図ることができると同時に、高い圧縮率の場合でも視覚的に高品質の復号画像を得ることができる。

【0035】本発明請求項3に係る画像圧縮伸張装置では、所定の2次元変換によって周波数空間に変換されたデータのうち、所定の低周波数域の成分以外が全て“0”か否かを判断するだけで、伸張部からの出力データのブロック歪を予測することができる。したがって、出力切替部の切り替え制御について多大な処理時間を必要とせず、処理効率を向上できる。

【0036】本発明請求項4に係る画像圧縮伸張装置では、イネーブル手段にて、水平の同期信号および垂直の同期信号に基づいて各パイプラインが有効に動作するタイミングを検出し所定のイネーブル信号を出力する。そして、処理制御手段は、イネーブル手段からの所定のイネーブル信号を受けたときのみパイプライン内の信号処理を許可し、所定のイネーブル信号を受けないときにパイプライン内の信号処理を停止させる。このように、各パイプラインの処理を有効なデータが処理されるべき期間だけ動作させているので、従来のようにフレームバッファおよびFIFOを用いなくても、HSYNC、VSYNC信号に同期して有効部分のデータだけを非常に容易に入出力することができるようになる。また、パイプラインが有効なデータだけを受渡しするため、データの入出力において無効期間が常に一定期間保証できるので、伸張処理中に圧縮されたデータを変更する場合で

も、無効期間のタイミング中であれば何時でもデータを変更することができ、複雑なタイミング処理装置の必要がなくなる。

【0037】本発明請求項5に係る画像圧縮伸張装置では、イネーブル信号遅延手段にて、所定のイネーブル信号を信号処理のパイプラインの段数分だけ遅延させてタイミングを調整しつつ、処理制御手段にて、所定のイネーブル信号を受けたときのみパイプライン内の信号処理を許可し、所定のイネーブル信号を受けないときにパイプライン内の信号処理を停止させる。このように、各パイプラインの処理を有効なデータが処理されるべき期間だけ動作させているので、各段に応じた適切なタイミングで有効部分のデータだけを非常に容易に入出力することができるようになるとともに、タイミング制御が極めて容易となる。

【0038】

【実施例】

（第1の実施例）

＜原理＞一般に、画像データには同一のデータが連続することが多く、したがって、互いに連続するデータの差分は“0”になることが多い。特に、離散コサイン変換(DCT)処理の場合、データが特定の領域(例えば低周波数領域)に集中することが多いため、前記した差分が“0”になる割合は極めて高い。例えば、差分が、“0005” … (1) となる場合、“0”のランレングス(以下、0ランレングスと称す)が「3」で、その次に“5”(すなわち“0”以外のデータ)が来るという具合にして2次元的にハフマンコードを割り当てることになる。この場合、0ランレングスである「3」というデータと、その次に来る“5”というデータを合わせてデコードするため、前記(1)で示した数列の場合、1回のデコードで4個のデータを処理できることになる。

【0039】“2134” … (2)

一方、前記(2)で示す数列のように、差分データとして“0”以外のデータが連続、すなわち0ランレングスが「0」となる場合、デコードすべきデータは“2”、“1”、“3”、“4”というように、1回のデコードについて1個ずつのデータしか処理できない。

【0040】これらのことを考慮すると、0ランレングスが「0」であるか否かによって処理速度が少なくとも2倍以上差があることがわかる。すなわち、0ランレングスが「1」以上である場合は、2個以上のデータを一度にデコードするため、メモリールックアップに2サイクル懸かっても、最終的なデータ出力のタイミングに対して1データにつき1回デコードするタイミングに対して時間的な遜色がないことになる。そして、前記したように、“0”以外のデータが連続するのは例えば低周波数領域等の特定の領域に限定されるため、0ランレングスが「0」であるか否かによって処理を偏向することが処

理速度向上のためには望ましいと言える。このことを考慮して、まず0ランレングスが「0」であるか「1」以上であるかを検出し、0ランレングスが「0」である特定の領域のみを高速なハードウェアのデコーダで処理し、0ランレングスが「1」以上の場合と異なるパスの処理を行うことで、メモリルックアップの処理速度に依存していた従来例に比べて、デコーダを高速化することによる処理速度の向上を実現しようとするものが、本実施例の画像圧縮伸張装置である。

【0041】＜構成＞図1は本発明の第1の実施例における0ランレングスデータを用いたハフマン符号の画像圧縮伸張装置の復号処理部の構成を示したものである。本実施例の画像圧縮伸張装置は、映像信号を圧縮する圧縮部と、該圧縮部で圧縮された可変長符号のデータの複合伸張を行う伸張部とを備える。図1は、前記伸張部を図示したもので、図1中、51は可変長データにおいて次に復号するデータを決定する入力データ制御ブロック

(入力データ制御手段)である。また、52は0ランレングスデータが“0”に対応するハフマンコードだけをデコードするための高速処理が可能なハードウェアデコーダ(小規模デコーダ:以下、HWデコーダと称す)であり、該HWデコーダ52からの出力信号であるH/U信号(判定信号)は該HWデコーダ52の内部データにヒットしたかあるいはしなかったかを示すための信号である。具体的には、図2中の(B)の如く、内部データにヒットしたときはHigh信号を出力し、ヒットしなかったときはLow信号を出力する。このような処理を行うため、HWデコーダ52の内部には、リファレンスとしての内部データを格納する内部データ格納手段(メモリ)52aと、該内部データ格納手段52aの内部データと入力データ制御ブロック51からのハフマンデータとを照合する照合手段(コンパレータ:判定手段)52bとを備えている。

【0042】さらに、53は0ランレングスが1以上に割り当てられたハフマンコードをデコードするためのメモリ(テーブル:大規模デコーダ)、54はHWデコーダ52からのH/U信号に基づいてHWデコーダ52からの複合データとメモリ53からの複合データを選択する第1のマルチプレクサ(第1の切り替え手段:以下、第1のMUXと称す)、55はメモリ53でデコードされた0ランレングスのデータを基に0ランレングスの数だけデータの出力タイミングをおくらせるために0ランレングスをカウントするランレングスカウンタ、56はデコーダのH/U信号および0ランレングスカウンタの出力より、次のデータの復号処理を行なうか否かのフラグを生成するデータイネーブル発生回路である。

【0043】さらにまた、57は、入力データ制御ブロック51からのハフマンデータがHWデコーダ52の内部データにヒットしなかった場合、メモリ53のアクセススピードが遅いため出力データが不定になるタイミ

ングができる(図2中の(F)参照)ので、これを検出してデータの出力タイミングをコントロールするためのフラグ(図2中の(E)参照)を発生する不定タイミング検出回路(不定タイミング検出手段)である。

【0044】また、58は、第1のMUX54より出力された復号データから、これまで復号されたデータ量を計算し、次に復号すべき圧縮データを出力させるための補助データを作成する復号データ量算出回路、59、60、61、62はデータ列をクロック信号CKの1サイクル分だけ遅延させる遅延装置(ディレイ)、63は前記遅延装置60(タイミング信号出力手段)からのタイミング信号に基づいて遅延装置61(遅延手段)からの出力データから第1のMUX54からの出力データに切り替える第2のマルチプレクサ(第2の切り替え手段:以下、第2のMUXと称す)である。

【0045】なお、前記不定タイミング検出回路57および前記遅延装置60は、前記第2のMUX63を切り替えるための所定のタイミング信号を生成するタイミング制御手段を構成する。

【0046】＜動作＞上記構成の画像圧縮伸張装置の処理手順を説明する。図2は本実施例の画像圧縮伸張装置の動作を示すタイミングチャートである。図2中の

(A)に示されたデータは入力データ制御ブロック51からの出力を示すもので、データaの0ランレングスが「0」、データbの0ランレングスが「1」、データcの0ランレングスが「0」、データdの0ランレングスが「2」とする。

【0047】まず、図2中の(A)のデータaが入力データ制御ブロック51から出力されると、図1の如く、HWデコーダ52とメモリ53に同時に入力される。ここで、HWデコーダ52内の比較手段(コンパレータ)にて、受けたハフマンデータaがデコーダの内部データにヒットしたか否かを検出する。そして、データaがHWデコーダ52の内部データにヒットした場合、ヒットした旨を示すフラグとしてH/U信号(図2中の(B))としてHigh信号を出力するとともに、デコードした復号データ(図2中の(C)のデータA)を出力する。一方、データaの0ランレングスが「1」以上の場合は、データaがHWデコーダ52の内部データにヒットしないため、H/U信号(図2中の(B))としてLow信号を出力する。また、メモリ53は、常にデータaのデコードを実行し複合データを出力する。

【0048】第1のMUX54は、HWデコーダ52にヒットした旨を伝達された場合、H/U信号としてHigh信号が入力され、これにしたがってHWデコーダ52からの複合データを選択する。一方、ヒットしなかった場合は、H/U信号としてLow信号が入力され、これにしたがってメモリ53からの複合データを選択する。また、メモリ53から出力された0ランレングスデータは、0ランレングスカウンタ55に入力され、デ

13

ータイネーブル発生回路 56 を通して次のデータをデコードするタイミングを 0 ランレングスの数だけ待たせる処理を行なう。

【0049】一方、復号データ量算出回路 58 は、第 1 の MUX 54 より出力された復号データから、これまで復号されたデータ量を計算し、次に復号すべき圧縮データを出力させるための補助データを作成する。第 2 の MUX 63 は、不定タイミング検出回路 57 で検出されたタイミング (図 2 中の (E) の High 信号) にしたがって正しいデータを埋め込み、最終的な復号データを作成する (図 2 中の (H) のデータ A)。

【0050】以上が図 2 中の (A) のデータ a について処理であるが、メモリ 53 のルックアップが 2 サイクル懸かるため、該データ a が出力されて、これに続くサイクルは、図 2 中の (B) においてデータ A とデータ B の間に示すように不定となる。すなわち、(A) のデータ b がデコード (図 2 中の (B) のデータ B) されるタイミングは、データ A の後 2 サイクル目になってしまう。つまり、0 ランレングスが「1」以上の場合、不定の期間が 1 サイクル発生することになる。

【0051】そこで、データ列の全体を遅延装置 (ディレイ) 61 で 1 サイクル分だけ遅延させ、遅延処理された前記不定の期間の部分 (遅延装置 61 からの出力: 図 2 中の (F)) に遅延処理をかけないタイミングで前記データ B (第 1 の MUX 54 からの出力: 図 2 中の

(C)) を埋め込めば、データ B に係るデータ列を HW デコーダ 52 のサイクルと同速度で出力できることになる。

【0052】また、図 2 中の (A) のデータ d のように 0 ランレングスが「2」以上の場合、図 2 中の (E) で不定タイミング検出回路 57 が、不定の期間 (HW デコーダ 52 でヒットしなかったとき) を検出した後の 1 サイクル後のデータは、図 2 中の (F) のように、遅延装置 61 からの出力は不定となる。また、図 2 中の (F) の不定のデータに続くデータは、データ D、データ D と続く。そこで、不定のデータの部分に、データ B のときと同様の処理を行ってデータ D を埋め込めば、データ D に係るデータ列を HW デコーダ 52 のサイクルと同速度で出力できることになる。

【0053】このように、本実施例の画像圧縮伸張装置では、0 ランレングスが「0」の場合のコードを復号する HW デコーダ 52 は 1 クロック以内に復号データを出力しなくてはならないが、0 ランレングスが 1 以上を復号するメモリ 53 は 2 クロック以内にデータを出力すれば良い。ここで用いている HW デコーダ 52 は 0 ランレングスが「0」の場合だけのハフマンコードに対応する高速処理用のため、回路規模は小さくて済み、かつ処理を非常に高速化することができる。

【0054】 (第 2 の実施例)

<構成> 図 3 は本発明の第 2 の実施例の画像圧縮伸張装

14

置を示す機能ブロック図である。図 3 中の 71~75 は圧縮部の構成要素、76~84 は伸張部の構成要素を夫々示している。71 はラスタデータを 2D-DCT に入力するための 8×8 のブロックデータに変換するラスタ/ブロック変換装置、72 は空間一周波数空間変換を行なう 2 次元離散コサイン変換装置 (2D-DCT 装置)、73 は DCT の結果を低い周波数から順番にジグザグ状にスキャンして 1 次元に並べ直して出力するジグザグ変換装置、74 はスカラー量子化を行なう量子化装置、75 はハフマン符号や算術符号等のエントロピー符号化装置、76 はエントロピー復号化装置、77 は逆量子化装置、78 は 1 次元データをジグザグ状に並べ直して 2 次元配列するジグザグ逆変換装置、79 は周波数空間-空間変換を行なう 2 次元離散逆コサイン変換装置 (2D-IDCT 装置)、80 は 8×8 のブロックデータをラスタデータに変換するブロック/ラスタ変換装置であり、これらは従来方式の各装置と同じ機能を有する。

【0055】また、81 は逆量子化された周波数空間のデータ構成よりブロック歪みが出る可能性が高い部分を検出するブロック歪み予測装置 (ブロック歪み予測手段) であって、逆量子化装置 77 からのデータのうち 4 番目以降のデータが全て「0」か否かを判断するもの (判断手段) である。ここで、図 5 はブロック歪み予測装置 81 の内部構成を示す図である。図 5 中の TS3 は逆量子化装置 77 の 1 番目から 64 番目までの出力データのタイミング中最初から 3 番目までだけ High になりその後は Low になる第 1 のタイミング信号、TS1 は逆量子化装置 77 の 1 番目から 64 番目までの出力データのタイミング中最初の 1 番目だけ High になりその後は Low になる第 2 のタイミング信号、CK はクロック信号である。図 5 の如く、ブロック歪み予測装置 81 は、逆量子化装置 77 からの 11 ビットの出力信号の論理和 (反転) をとる第 1 の NOR 回路 91 と、前記第 1 の NOR 回路 91 からの出力と前記第 1 のタイミング信号 TS3 との論理和 (反転) をとる第 2 の NOR 回路 92 と、入力が J 端子と K 端子に 2 分割され該 J 端子および K 端子の入力の組み合わせにて出力が決定される J-K フリップフロップ 93 と、前記第 2 のタイミング信号 TS1 をセット入力信号 (CS) とし、前記 J-K フリップフロップ 93 からの出力信号を入力信号 (D) とする D-フリップフロップ 94 とを備える。

【0056】82 はブロック歪み予測装置 81 から出力されたフラグとブロック/ラスタ変換装置 80 からの最終のラスタ出力とのタイミングを合わせるタイミング調整装置 (タイミング信号発生手段)、83 はラスタデータになって出力される画像データに対して平滑フィルタをかける 5×5 の空間フィルタ装置 (フィルタ部)、84 はブロック歪みの予測フラグに基づいてブロック/ラスタ変換装置 80 からの出力と空間フィルタ装置 83 からの

出力とを選択する出力切替装置（マルチプレクサ：出力切替部）である。

【0057】なお、前記ブロック歪予測装置 81 および前記タイミング調整装置 82 は前記出力切替装置 84 を切り替え制御する切替制御部を構成する。

【0058】＜動作＞上記構成の画像圧縮伸張装置において、データ圧縮処理時には、まず、画像データはラスタ／ブロック変換装置 71 によりラスタデータから 8×8 のブロックデータに変換される。ブロックに変換されたデータは 2-D-DCT 装置 72 により、空間一周波数空間に変換される。周波数空間に変換されたデータはジグザグ変換装置 73 により低い周波数順に並べ替えられ出力される。量子化装置 74 は人間の視覚特性を利用し低い周波数のデータは小さく量子化し高い周波数のデータ程大きく量子化する。この処理により画像品質の劣化を抑えながらデータの電力集中を増すことができ、圧縮率を上げることができる。エントロピー符号化装置 75 は、ハフマン符号等のエントロピー符号を用いてデータを圧縮する。

【0059】一方、復号化処理は、エントロピー復号化装置 76 にて圧縮データをハフマン符号等のエントロピー符号を用いて複合し、逆量子化装置 77 にて逆量子化した後、該逆量子化装置 77 から出力された信号は空間周波数の低い成分より順に出力されてくる。

【0060】ここで、64 個の周波数成分に分解されたブロック内の成分に関して、図 4 の如く、低い周波数より例えば 4 番目以降の周波数成分が全て“0”の場合はフラグを立て、一つでも“0”以外のデータがある場合はフラグを立てないようにする。ブロック歪が視覚的に目立つ可能性が高い画像は、空や壁など、単純な絵柄の部分である。これは、空間周波数に分解すると、低減だけにデータがあり、高域にはほとんどデータは存在しないものになる。つまり、前記したように 4 番目以降のデータが全て“0”か“0”で無いかを判断することにより、ブロック歪が出る可能性が高い画像ブロックを判定することができる。この場合、図 5 の如く、第 1 のタイミング信号 TS3 に基づいて第 2 の NOR 回路 92 からの 4 番目以降のデータが全て“0”か否かを判断する。

【0061】次に、ブロック歪予測装置 81 からのフラグをもとに、空間フィルタ装置 83 からの出力信号とブロック／ラスタ変換装置 80 からのそのままの信号を出力切替装置 84 にて切り替え出力する。切り替えのタイミングは、ブロック歪予測装置 81 からの復号データが出力されるタイミングにあわせて切り替えを行なう。以上の処理により、ブロック歪が出る可能性がある部分だけ、平滑フィルタリングを行い、その他の部分についてはフィルタリングをかけないデータを出力することができる。このため、複雑な絵柄の画像ぼけを防止でき、ブロック歪を軽減することができる。

【0062】（第 3 の実施例）

＜構成＞図 6 は本発明の第 3 の実施例の画像圧縮伸張装置およびその周辺装置を示す図である。図 6 中の 101 は圧縮部および伸張部を備える画像圧縮伸張装置、102 は圧縮されたデータを保存するデータ保存装置である。また、103-1, 103-2, 103-3 は画像圧縮伸張装置 101 の内部の各種信号処理装置、104 は前段の前記信号処理装置 103-1, 103-2, 103-3 で信号処理したデータを後続する各パイプラインの出力に反映させるかどうかを、データイネーブル発生回路 106 からのデータイネーブル信号に基づいて判定する画像圧縮伸張装置 101 の内部判定装置（処理制御手段）、105a は内部判定装置 104 からの内部信号を 1 クロック分遅延させる画像圧縮伸張装置 101 の内部遅延装置（レジスタ）、105b はデータイネーブル発生回路 106 からのデータイネーブル信号をパイプラインの各段の信号処理装置 103-1, 103-2, 103-3 の段数分に対応して 1 クロックずつ遅延させる画像圧縮伸張装置 101 の内部遅延装置（イネーブル信号遅延手段：レジスタ）、106 は外部からの HSYNC 信号および VSYNC 信号を基に有効データの期間だけイネーブルとするためにデータイネーブル信号を発生するデータイネーブル発生回路（イネーブル手段）である。ここで、前記内部判定装置 104 は、前記データイネーブル発生回路 106 からの前記データイネーブル信号を受けたときのみ前記パイプライン内の信号処理を許可し、前記データイネーブル信号を受けないときに前記パイプライン内の信号処理を停止させるもので、一般的なマルチプレクサが用いられ、一對の入力端子のうち、一方は前段の前記信号処理装置 103-1, 103-2, 103-3 の出力端子が接続され、他方は後続する内部遅延装置 105a の出力端子に帰還接続される。

【0063】＜動作＞上記構成の画像圧縮伸張装置の処理方法を説明する。まず、圧縮時においてデータイネーブル発生回路 106 は HSYNC 信号および VSYNC 信号に基づいて入力映像信号が有効な期間だけデータイネーブル信号を発生する。圧縮装置内の各信号処理装置 103-1, 103-2, 103-3 は入力された画像データをパイプライン処理により逐次処理するが、各段の内部判定装置 104 によって、次段に出力されるかあるいは前のデータを保持するかが決められる。つまり、各段のデータがバリッドの時だけデータは処理され、そうでない時は、各段の内部遅延装置 105a は、次にバリッド信号がくるまでデータを保持していることとなる。このような処理を行なうことで、有効な入力映像信号だけを圧縮することができる。次に伸張時の処理についてのべる。

【0064】一方、伸張処理時には、伸張処理を開始してからパイプラインの段数分だけ映像信号が出力されるタイミングが遅れる事になる。つまり HSYNC 信号および VSYNC 信号に合わせて伸張データを出力

しようとする、データイネーブル発生回路 106 は有効データを出すタイミングよりパイプラインの段数分だけ先に処理を始めるようにデータイネーブル信号を出力すれば良い。通常、映像信号はかなりの無効データを含んでいるため、少々のパイプラインの段数があっても、このような処理は問題なく可能である。

【0065】 {変形例} 第 1 の実施例では、ランレングスが“0”の場合と“1”以上の場合で、デコーダとメモリに分解したが、スピードと回路規模との兼合で、それ以外の分割方法を適用できることは言うまでも無い。

【0066】

【発明の効果】本発明請求項 1 によると、小規模デコーダおよび大規模デコーダを有し、処理速度の遅い大規模デコーダでの処理時に生じる不定データの不定タイミングを検出し、その際に所定のタイミング信号を第 2 の切り替え手段へ出力し、遅延手段にて遅延された不定のタイミングに第 1 の切り替え手段からの遅延されない出力データを埋め込むよう構成されているので、復号されるデータが単一のときは処理速度が早い小規模デコーダによりデータをデコードし、高速にデータを出力する一方、復号されるデータが 2 個以上のときは、大規模デコーダによりデータをデコードし、遅延手段にて遅延された不定のタイミングに第 1 の切り替え手段からの遅延されない出力データを埋め込むことで、最終的に出力されるデータ列を補償し、大規模デコーダの処理速度の遅さから生じるデータの損傷を防止する。このことにより、相対的に画像圧縮伸張装置全体の処理速度を上げることができる。したがって、可変長符号の復号伸張処理時の処理速度を従来に比べて 2 倍近く高めることが可能であり、これまで、リアルタイム処理が困難であった映像信号に対しても対応化が可能となるという効果がある。

【0067】本発明請求項 2 によると、ブロック歪が予測される部分だけ平滑化するような適応フィルタリングを施しているため、複雑な絵柄のぼやけを防止でき、かつブロック歪を軽減させることができる。したがって、圧縮率を上げた場合でも、視覚的な劣化を抑えた画像を得ることが可能となる。また、復号データに対し適応的にフィルタリング処理を行なうだけであり、近接ブロックのデータを重複させて DCT 処理を行なう様に処理するデータが増えることはないため、従来に比べて短時間での処理が可能となるという効果がある。

【0068】本発明請求項 3 によると、所定の 2 次元変換によって周波数空間に変換されたデータのうち、所定の低周波数域の成分以外が全て“0”か否かを判断するだけで、伸張部からの出力データのブロック歪を予測することができる。したがって、出力切替部の切り替え制御について多大な処理時間を必要とせず、処理効率を向上できるという効果がある。

【0069】本発明請求項 4 によると、圧縮処理および伸張処理とも、イネーブル手段にて、水平の同期信号お

よび垂直の同期信号に基づいて各パイプラインが有効に動作するタイミングを検出し所定のイネーブル信号を出力し、処理制御手段にて、イネーブル手段からの所定のイネーブル信号を受けたときのみパイプライン内の信号処理を許可し、所定のイネーブル信号を受けないときにパイプライン内の信号処理を停止させるよう構成しているので、映像信号の有効な部分だけを HSYNC、VSYNC に同期して入出力できるため、フレームバッファおよび FIFO 無しで映像信号を扱う圧縮伸張装置が可能になり、安価な圧縮伸張装置が実現できる。また、信号の入出力において、有効期間と無効期間が明白にできるため、データの制御が非常に単純にでき、伸張の途中で圧縮されたデータを切り替えることも簡単にできるようになるという効果がある。

【0070】本発明請求項 5 によると、イネーブル信号遅延手段にて、所定のイネーブル信号を信号処理のパイプラインの段数分だけ遅延させてタイミングを調整しつつ、処理制御手段にて、所定のイネーブル信号を受けたときのみパイプライン内の信号処理を許可し、所定のイネーブル信号を受けないときにパイプライン内の信号処理を停止させる。このように、各パイプラインの処理を有効なデータが処理されるべき期間だけ動作させているので、各段に応じた適切なタイミングで有効部分のデータだけを非常に容易に入出力することができるようになるとともに、タイミング制御が極めて容易となるという効果がある。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施例の画像圧縮伸張装置におけるハフマンデコーダの構成を示す図である。

【図 2】本発明の第 1 の実施例の画像圧縮伸張装置の動作を示すタイミングチャートである。

【図 3】本発明の第 2 の実施例の ADCT 方式の画像圧縮伸張装置における圧縮伸張フローを示す図である。

【図 4】本発明の第 2 の実施例の画像圧縮伸張装置におけるブロック歪出現判定のデータ構成を示す図である。

【図 5】本発明の第 2 の実施例におけるブロック歪出現判定回路の画像圧縮伸張装置を示す図である。

【図 6】本発明の第 3 の実施例における画像圧縮伸張装置を示す図である。

【図 7】従来の高速ハフマンデコーダの回路構成例を示す図である。

【図 8】従来の ADCT 方式の画像圧縮伸張装置における圧縮伸張フローを示す図である。

【図 9】第 1 の従来例の画像圧縮伸張装置を示す図である。

【図 10】第 2 の従来例の画像圧縮伸張装置を示す図である。

【符号の説明】

51 入力データ制御ブロック

52 HWデコーダ

19

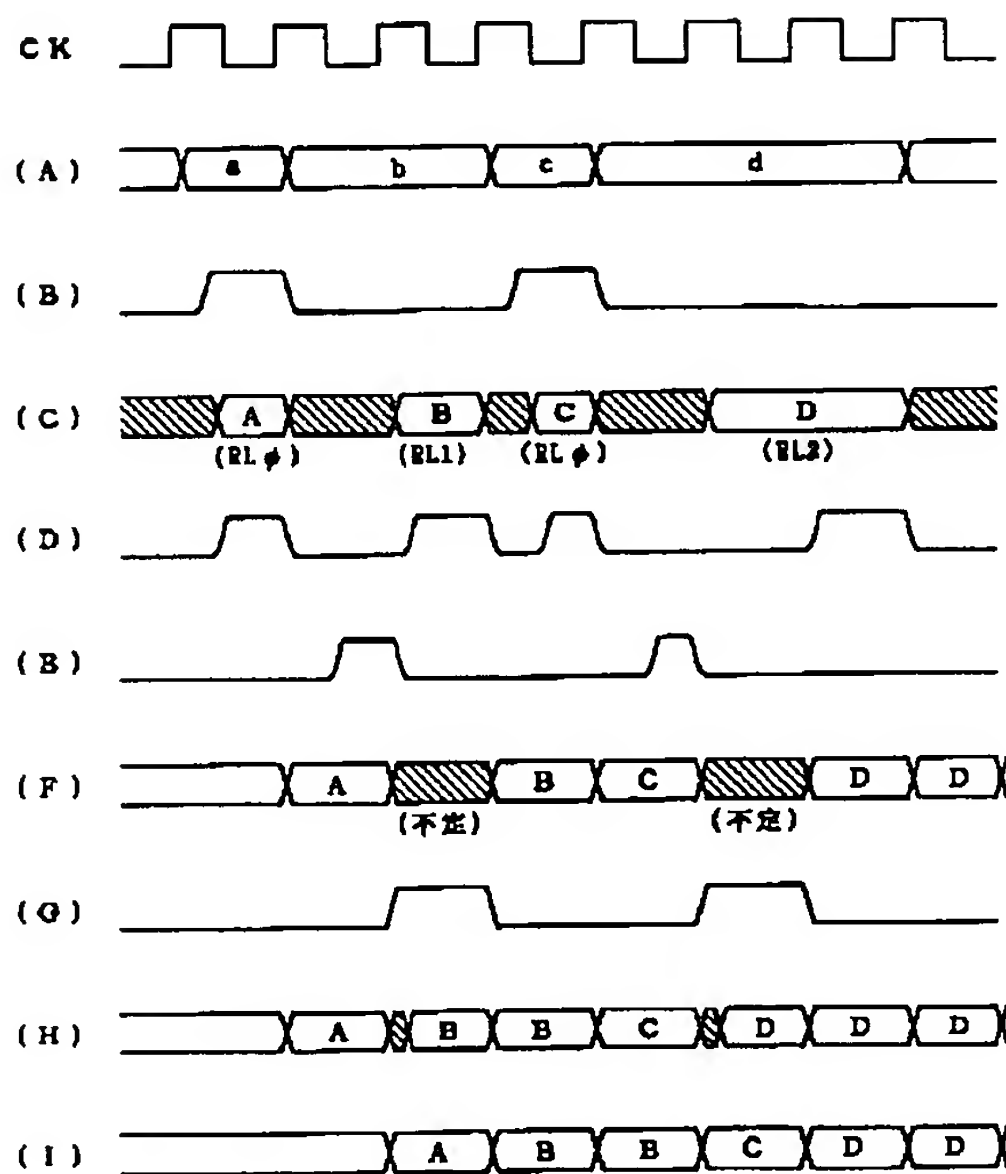
- 52a 内部データ格納手段
- 52b 照合手段
- 53 メモリー
- 54 第1のマルチプレクサ
- 55 ランレングスカウンタ
- 56 データイネーブル発生回路
- 57 不定タイミング検出回路
- 58 復号データ量算出回路
- 59, 60, 61, 62 遅延装置
- 63 第2のマルチプレクサ
- 71 ラスタ/ブロック変換装置
- 72 2D-DCT装置
- 73 ジグザグ変換装置
- 74 量子化装置
- 75 エントロピー符号化装置
- 76 エントロピー復号化装置
- 77 逆量子化装置

20

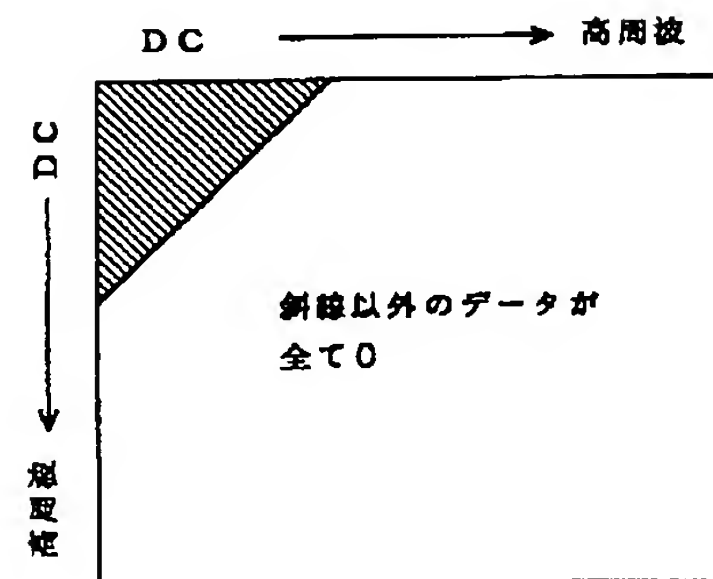
- 78 ジグザグ逆変換装置
- 79 2D-IDCT装置
- 80 ブロック/ラスタ変換装置
- 81 ブロック歪予測装置
- 91 第1のNOR回路
- 92 第2のNOR回路
- 93 J-Kフリップフロップ
- 94 D-フリップフロップ
- 82 タイミング調整装置
- 83 空間フィルタ装置
- 84 出力切替装置
- 101 画像圧縮伸張装置
- 103-1, 103-2, 103-3 信号処理装置
- 104 内部判定装置
- 105a, 105b 内部遅延装置
- 106 データイネーブル発生回路

10

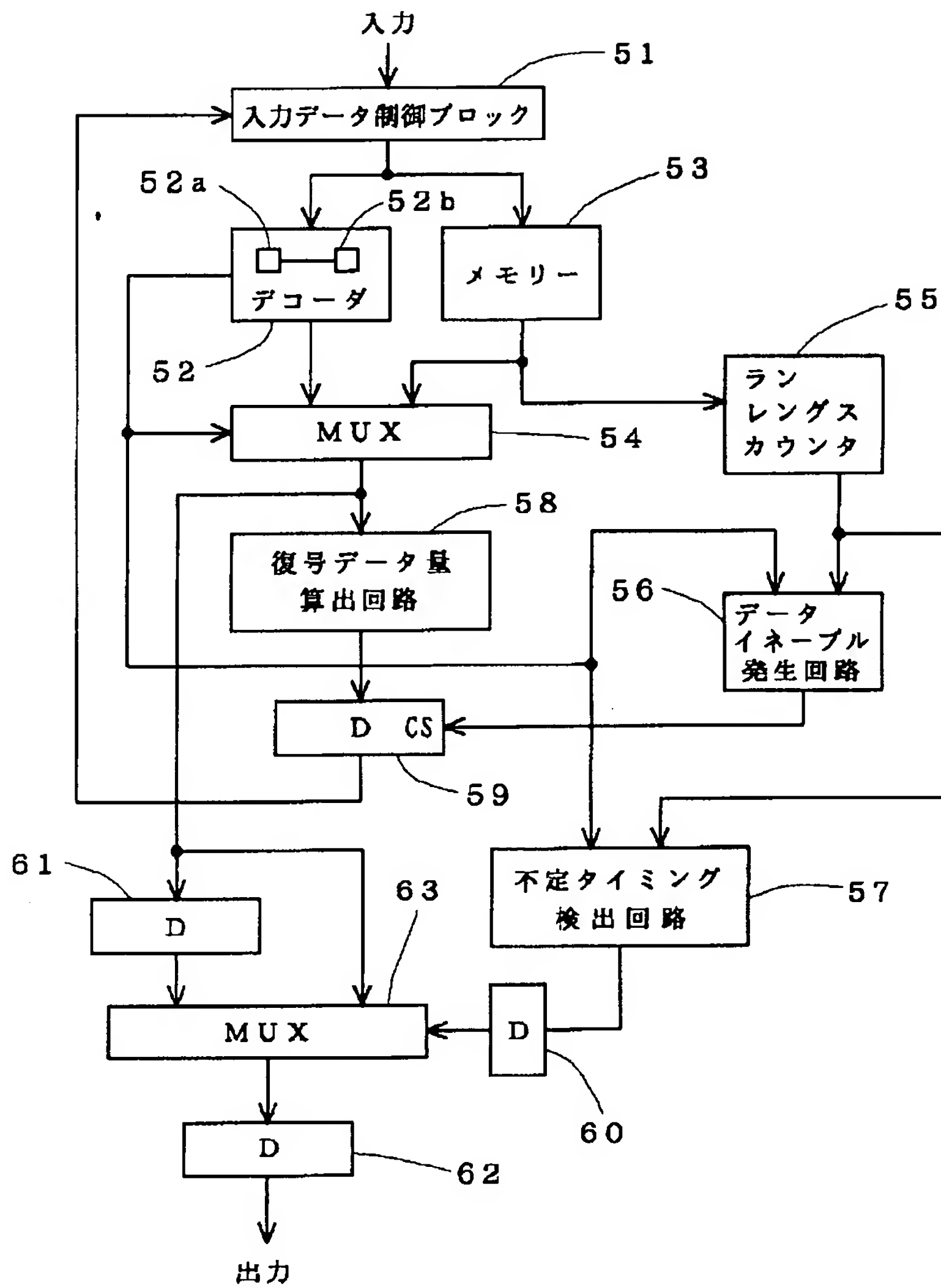
【図2】



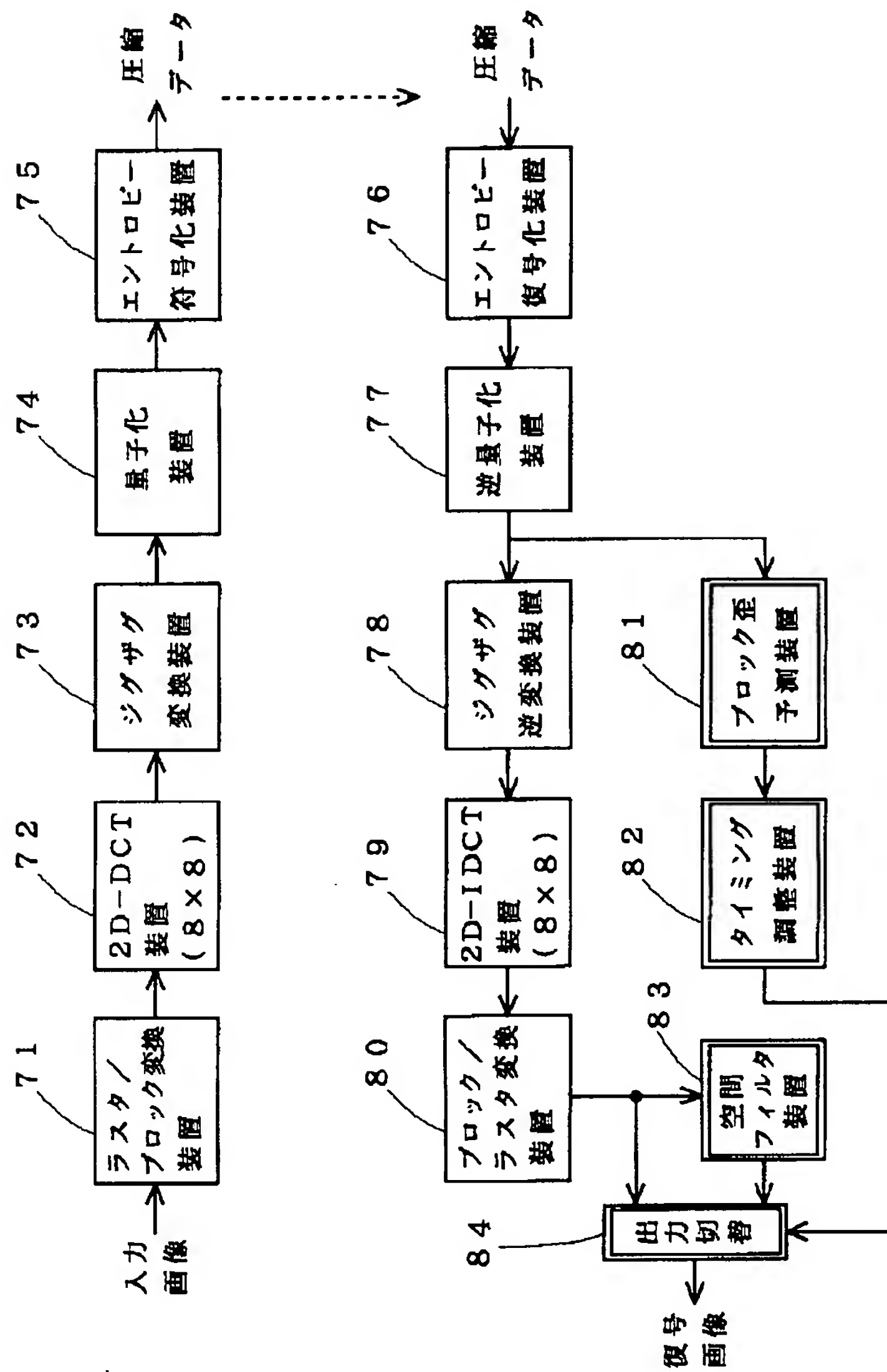
【図4】



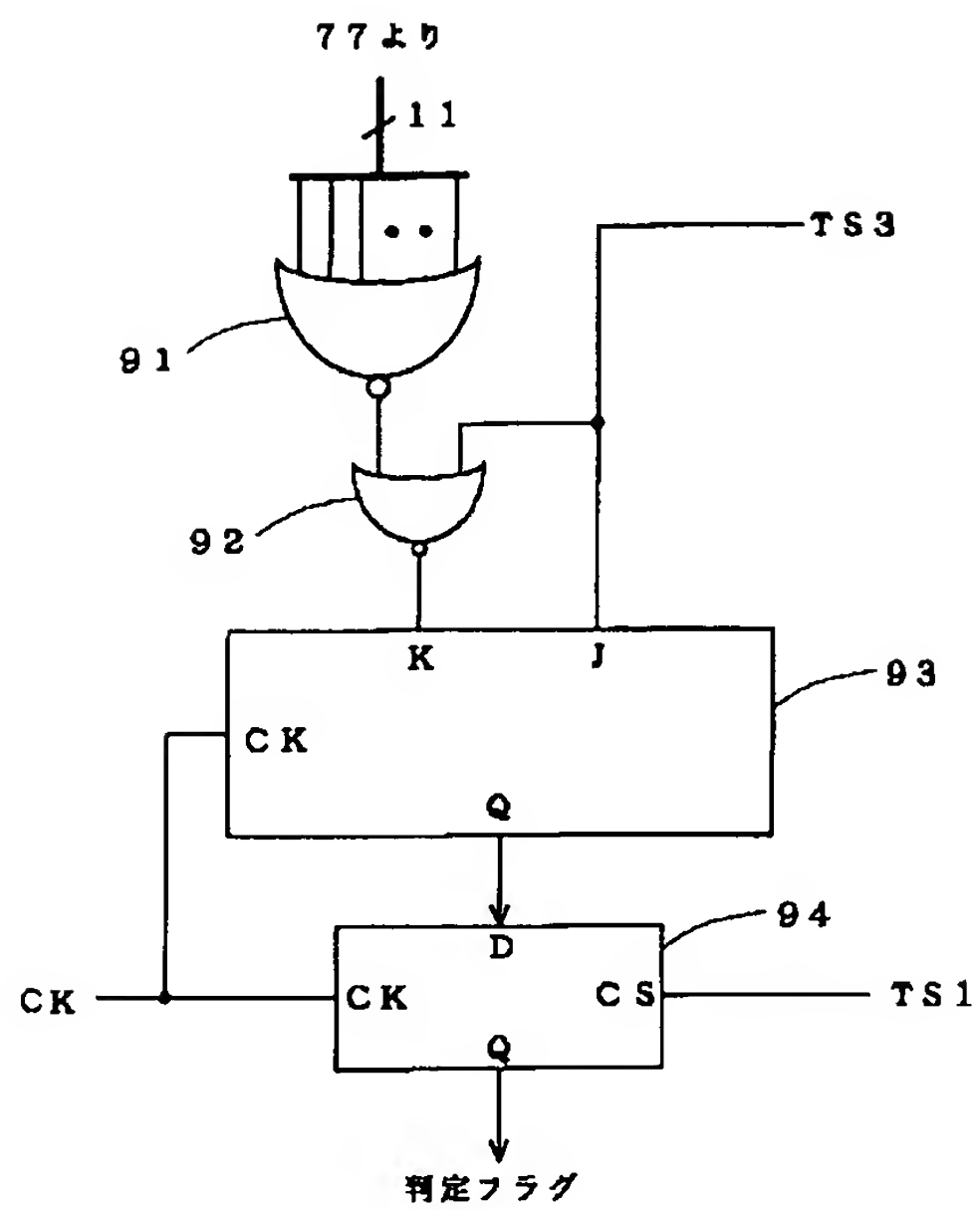
【図1】



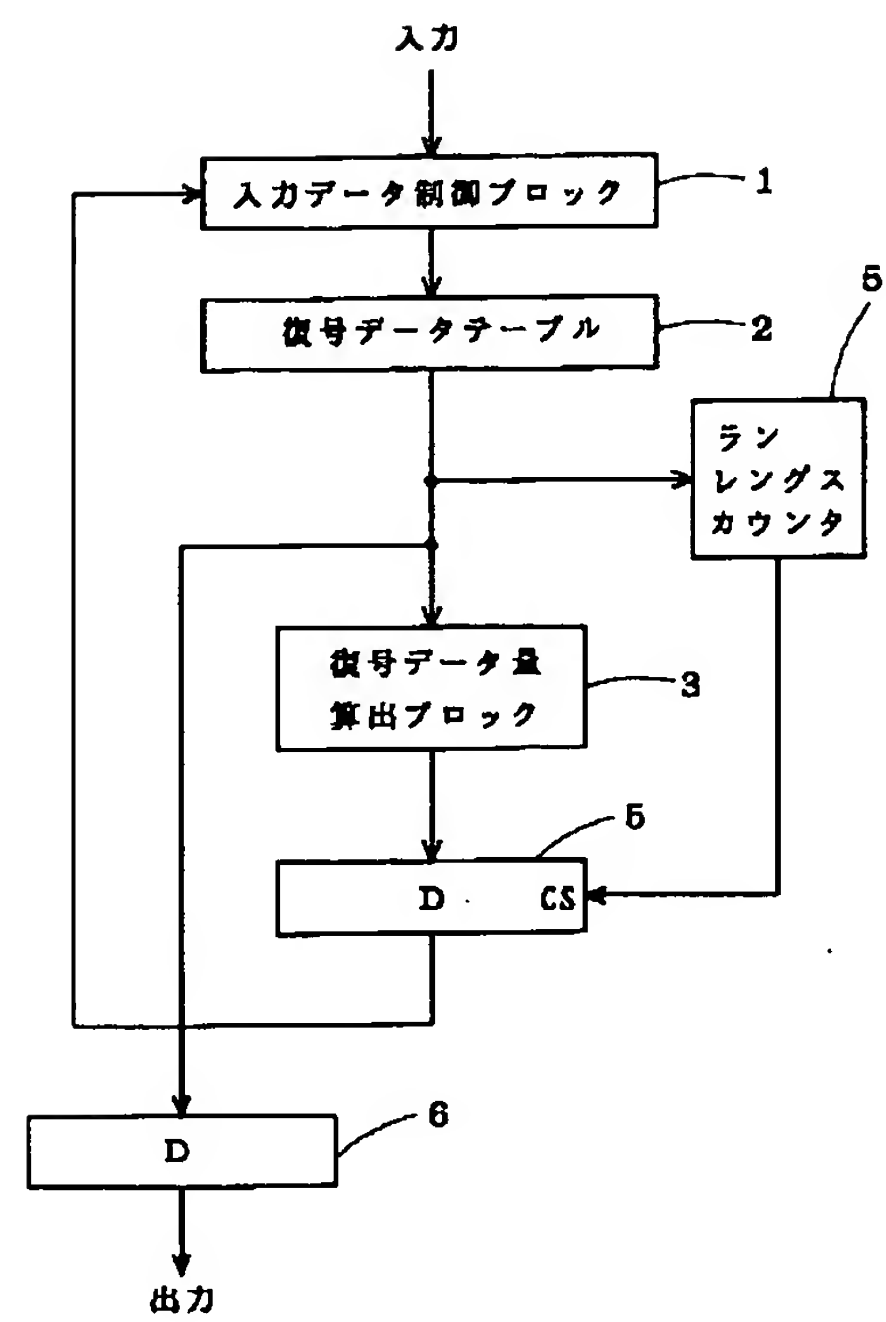
【図3】



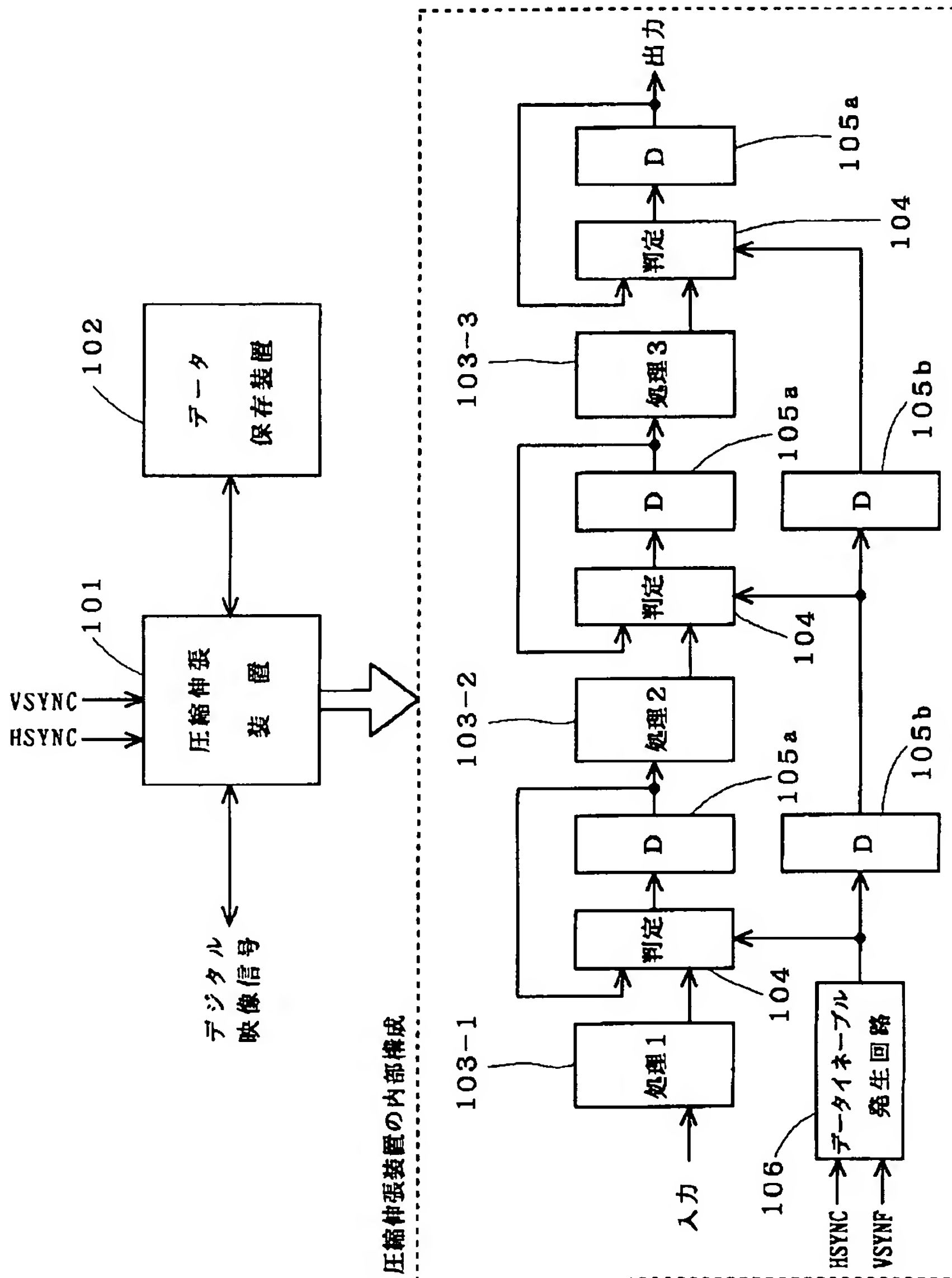
【図5】



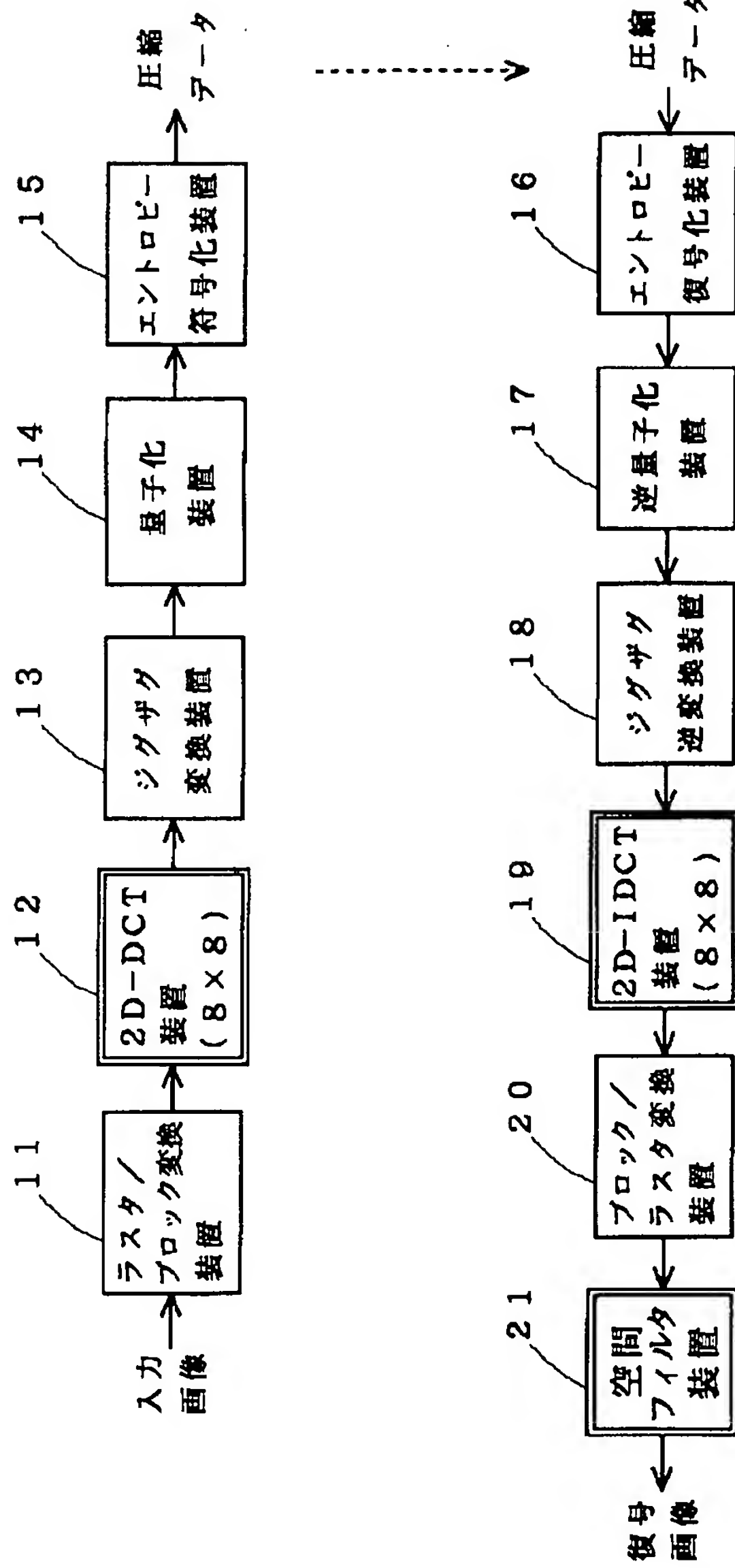
【図7】



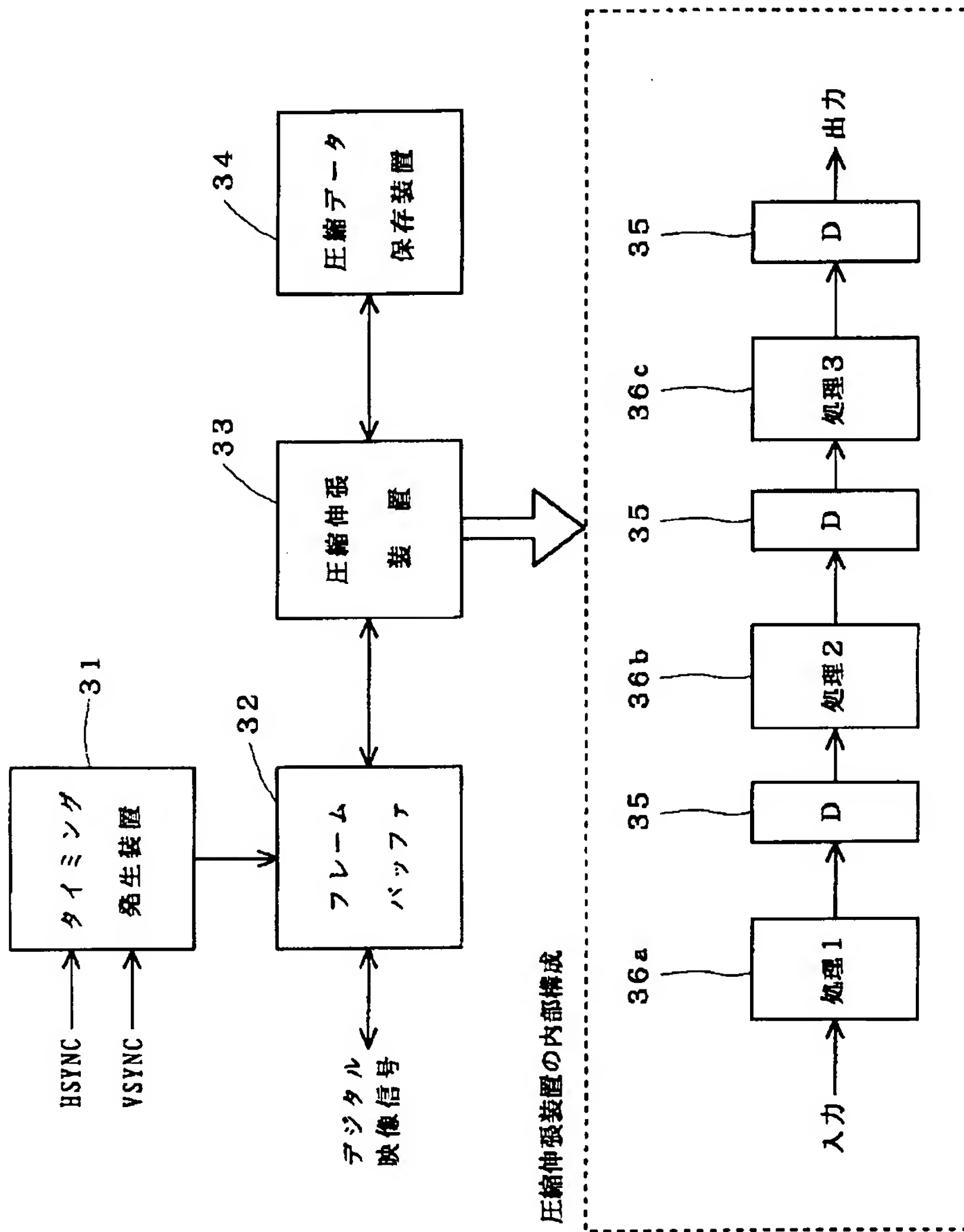
【図6】



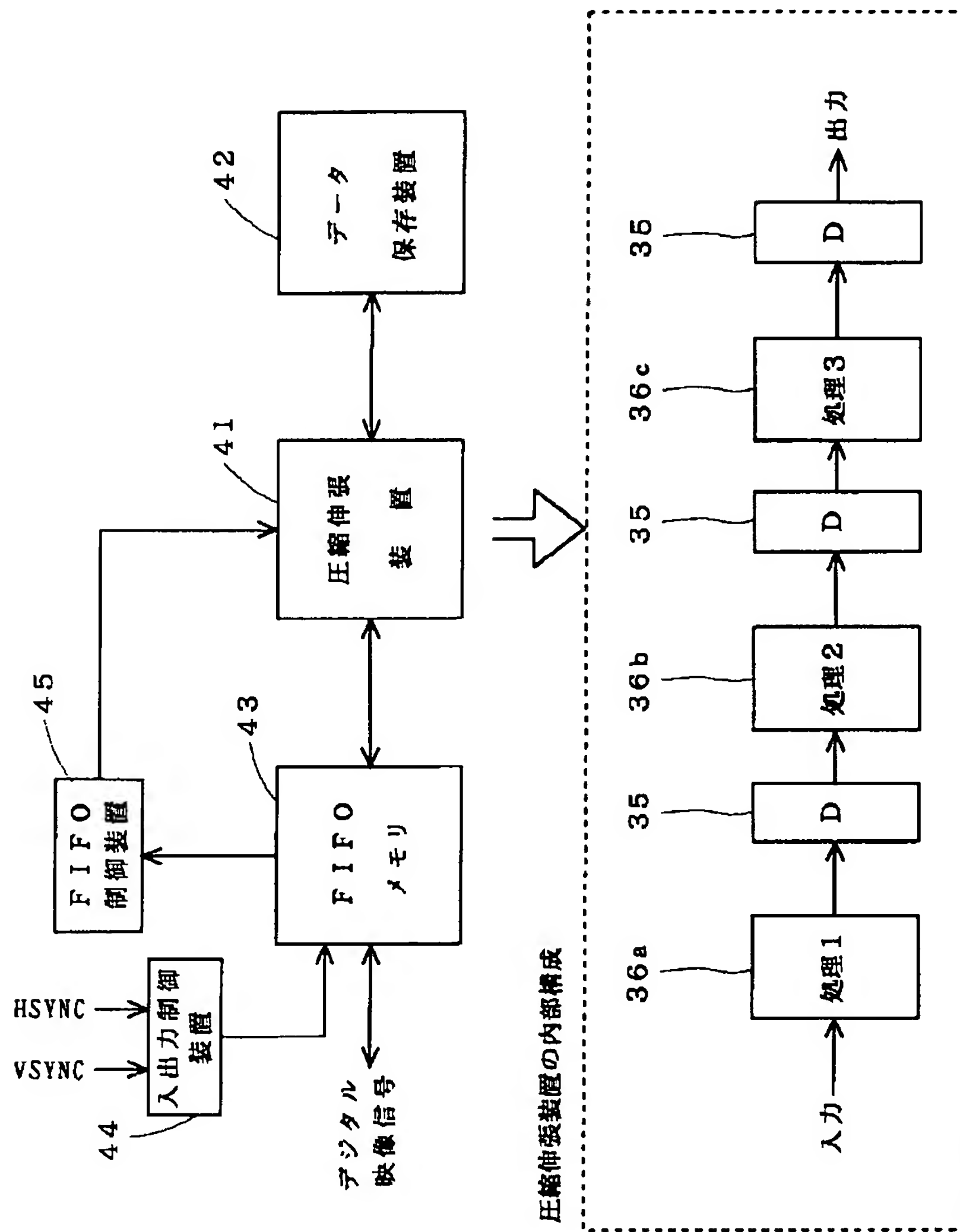
【図8】



【図9】



【図10】



フロントページの続き

(51) Int. Cl.⁶

H 0 4 N 1/41

識別記号

庁内整理番号

B

F I

技術表示箇所